

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2003332618
PUBLICATION DATE : 21-11-03
APPLICATION DATE : 10-05-02
APPLICATION NUMBER : 2002135064

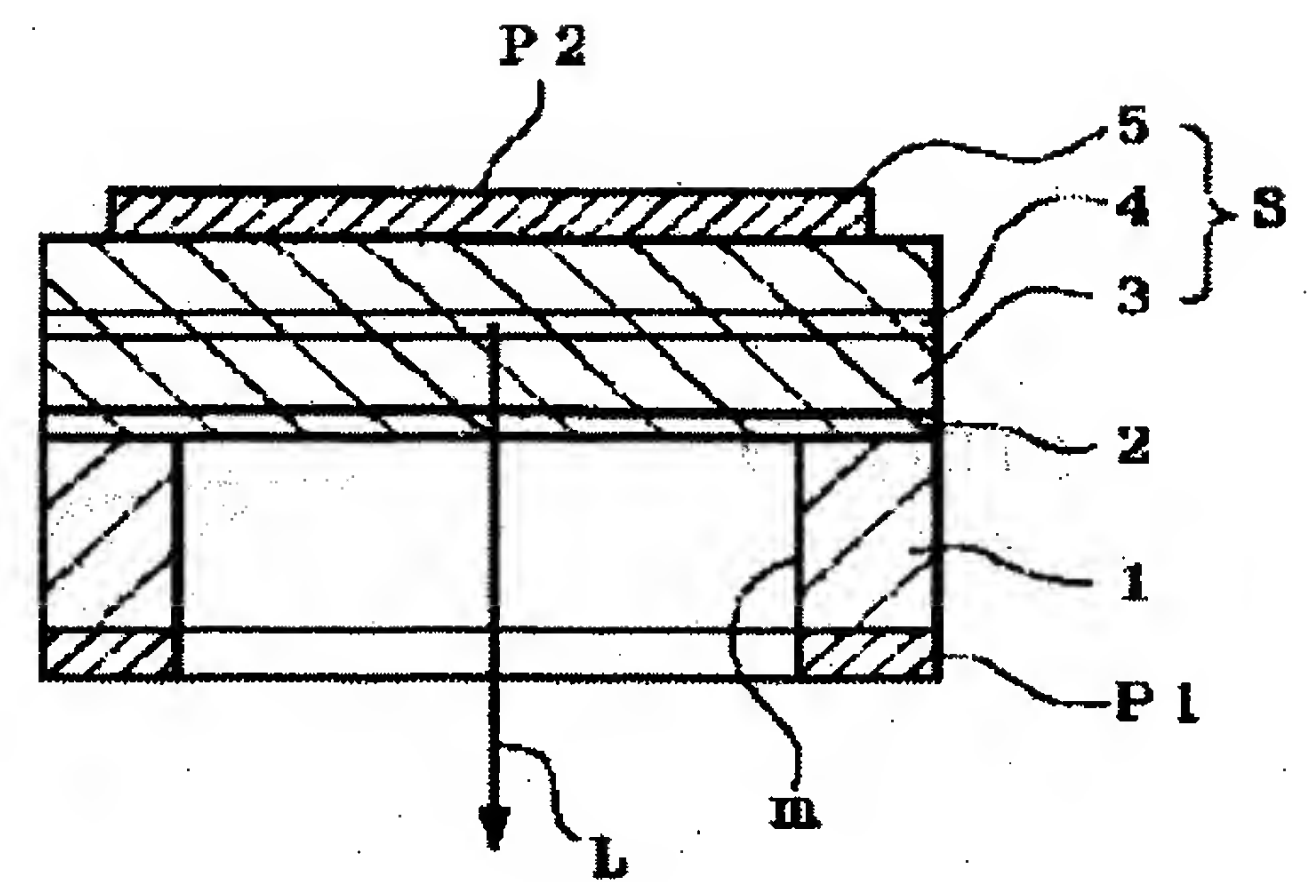
APPLICANT : MITSUBISHI CABLE IND LTD;

INVENTOR : TADATOMO KAZUYUKI;

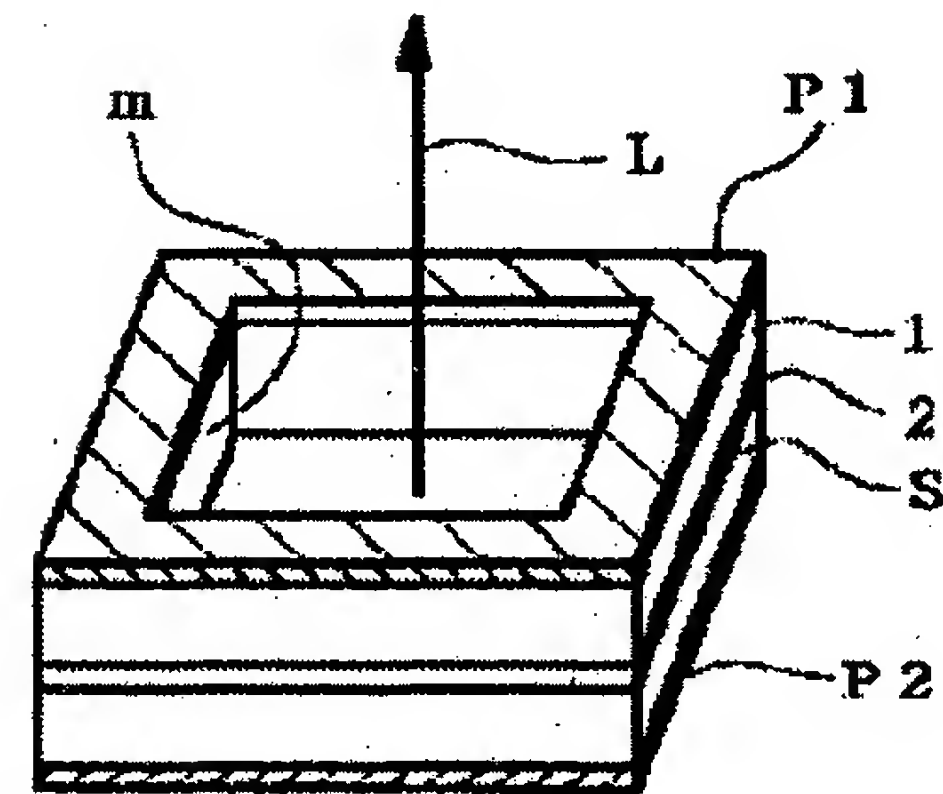
INT.CL. : H01L 33/00

TITLE : SEMICONDUCTOR LIGHT EMITTING
ELEMENT

(a)



(b)



- 1 Si基板
- 2 バッファ層
- S GaN系結晶層からなる積層構造
- P1 電極
- P2 電極
- m 開口

ABSTRACT : PROBLEM TO BE SOLVED: To provide a GaN light emitting element having improved light emitting intensity even when an Si substrate is used, and to provide a method for manufacturing the same.

SOLUTION: A semiconductor light emitting element comprises a laminated structure having a GaN crystal layer formed via a buffer layer or directly on the Si substrate and having a p-type layer, an n-type layer and a light emitting layer disposed between the p-type layer and the n-type layer so as to emit light by current injection. An opening is formed in the lower surface of the substrate, and the buffer layer and/or the laminated structure is exposed to the interior of the opening. Thus, light reaching the opening of light emitted down from the emitting layer is not absorbed by the substrate but can be emitted to the outside through the opening, thereby improving the light emitting output.

COPYRIGHT: (C)2004,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-332618

(P2003-332618A)

(43) 公開日 平成15年11月21日 (2003. 11. 21)

(51) Int.Cl.⁷

識別記号

F I

テーマト* (参考)

H 0 1 L 33/00

H 0 1 L 33/00

C 5 F 0 4 1

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願2002-135064 (P2002-135064)

(22) 出願日 平成14年5月10日 (2002. 5. 10)

(出願人による申告) 「国等の委託研究の成果に係る特許出願 (平成13年度新エネルギー・産業技術総合開発機構「高効率電光変換化合物半導体開発 (21世紀のあかり計画) エネルギー使用合理化技術開発」委託研究、産業活力再生特別処置法第30条の適用を受けるもの)」

(71) 出願人 000003263

三菱電線工業株式会社

兵庫県伊丹市池尻4丁目3番地

(72) 発明者 城市 隆秀

兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内

(72) 発明者 只友 一行

兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内

(74) 代理人 100080791

弁理士 高島 一

Fターム (参考) 5F041 AA40 CA04 CA05 CA13 CA33
CA40 CA65 CA74 CB15 DA09

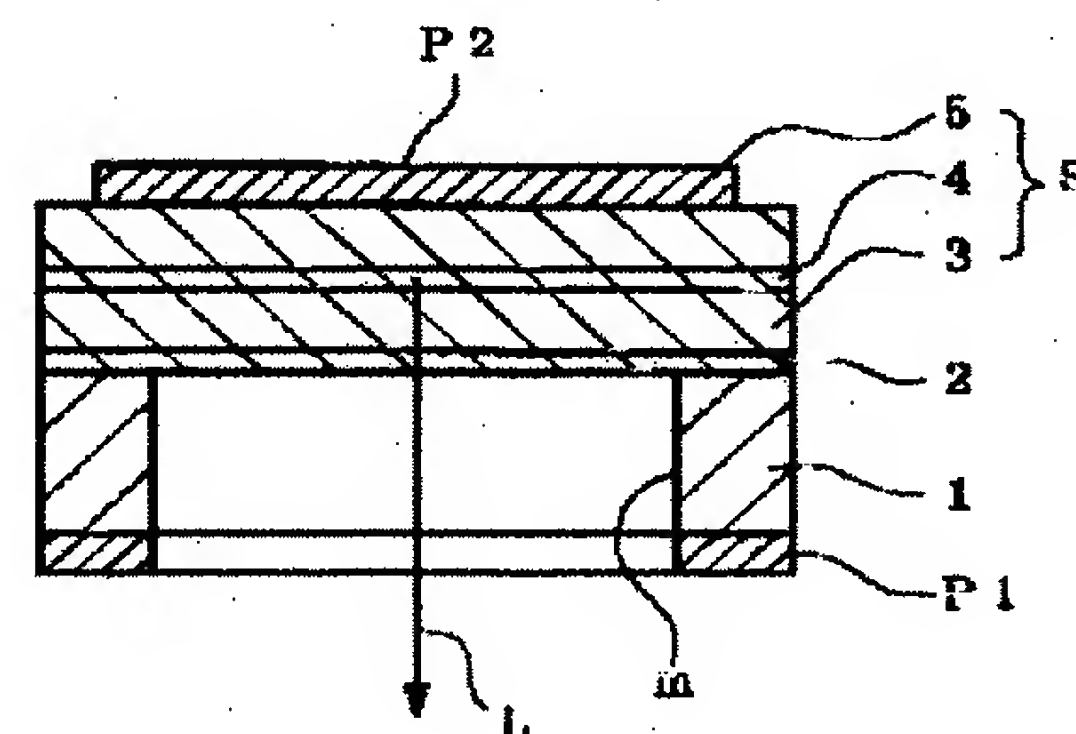
(54) 【発明の名称】 半導体発光素子

(57) 【要約】

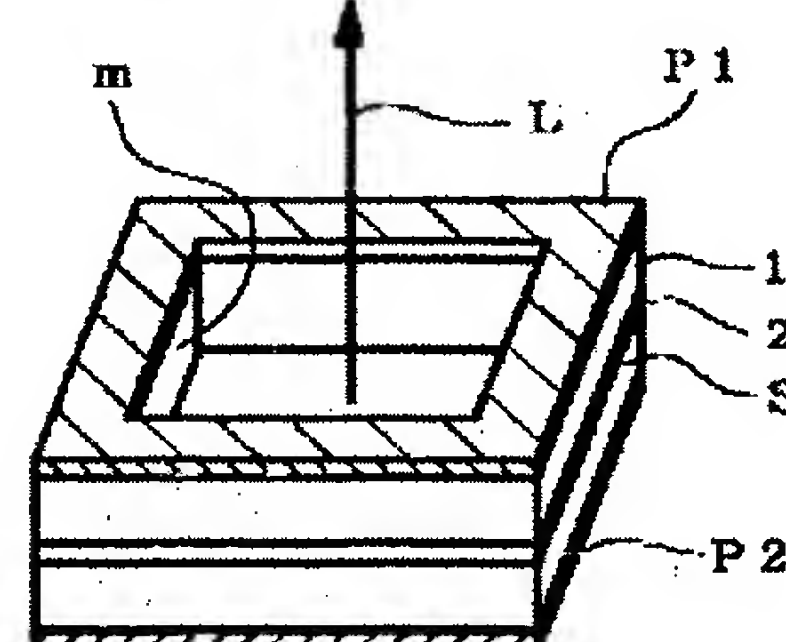
【課題】 Si基板を用いながらも、改善された発光強度を有するGa N系発光素子、およびその製造方法を提供すること。

【解決手段】 Si基板上に、バッファ層を介してまたは直接的に、Ga N系結晶層からなる積層構造を形成し、該積層構造は、電流注入によって発光可能なように、p型層と、n型層と、これらの間に位置する発光層とを有する。Si基板の下面には開口を設け、該開口の内部には、バッファ層および/または積層構造が露出している。これによって、発光層から下方へ発せられた光のうち、開口に達した光は、Si基板で吸収されることがなく、開口を通過して外界に出て行くことが可能となり、発光出力が向上する。

(a)



(b)



- 1 Si基板
- 2 バッファ層
- S Ga N系結晶層からなる積層構造
- P1 電極
- P2 電極
- m 開口

【特許請求の範囲】

【請求項1】 Si基板上に、バッファ層を介してまたは直接的に、Ga N系結晶層からなる積層構造が形成され、該積層構造は、電流注入によって発光可能なように、p型層と、n型層と、これらの間に位置する発光層とを有し、

Si基板の下面には開口が設けられ、該開口の内部には、バッファ層および／または積層構造が露出していることを特徴とする、Ga N系半導体発光素子。

【請求項2】 上記開口の内部に露出しているバッファ層および／または積層構造が、凹凸を呈している、請求項1記載のGa N系半導体発光素子。

【請求項3】 当該Ga N系半導体発光素子が、出力光を積層構造の上方側から取り出すように用いられるものであって、上記開口の内部に露出しているバッファ層および／または積層構造の露出面に、発光層からの光を上方へ反射する反射コーティングが設けられている、請求項1または2記載のGa N系半導体発光素子。

【請求項4】 当該Ga N系半導体発光素子が、出力光を基板側から取り出すように用いられるものであって、上記積層構造には、発光層よりも上層側に、発光層からの光を下方へ反射する反射構造が設けられている、請求項1または2記載のGa N系半導体発光素子。

【請求項5】 上記開口の内部に露出しているバッファ層および／または積層構造の露出面に、発光層からの光が上方に反射することを抑制し通過させる反射防止膜が設けられている、請求項1、2、4のいずれかに記載のGa N系半導体発光素子。

【請求項6】 請求項1～5のいずれかに記載のGa N系半導体発光素子を製造するための方法であって、

Si基板上に、バッファ層を介してまたは直接的に、Ga N系結晶層からなる上記積層構造を気相成長によって形成する工程と、

該工程の後に、Si基板に、該基板の下面の側から開口を加工し、該開口内にバッファ層および／または積層構造を露出させる工程とを、有することを特徴とする、Ga N系半導体発光素子の製造方法。

【請求項7】 Si基板上にバッファ層を介してまたは直接的に上記積層構造を形成するに際し、上記Si基板上面に凹凸を形成し、バッファ層を介してまたは直接的に、該凹凸を覆うようにGa N系結晶層を成長させることを特徴とする請求項6記載の製造方法。

【請求項8】 上記凹凸が、成長するGa N系結晶にとって〈11-20〉方向または〈1-100〉方向の凹溝を一定間隔で配置してなるストライプ状の凹凸である、請求項7記載の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、Ga N系半導体発光素子（以下、Ga N系発光素子ともいう）に関するも

のである。

【0002】

【従来の技術】従来のGa N系発光素子の最も代表的な構造は、結晶成長のための最初の出発基板としてサファイア基板を用い、該基板上にGa N系結晶層（n型層、p型層を含む）を順次成長させた素子構造となっている。

【0003】しかし、サファイア基板は、基板自体の製作工程が複雑でありかつ高品質な基板が得られにくいために、コストが高く、また大面積の結晶基板が得られず、Ga N系発光素子のコスト低減化を阻害している。そこで本発明者らは、大面積で高品質でありかつ安価な結晶基板を用いることに着目し、この要件に合致した結晶基板として、Si基板に着目した。Si基板は、シリコンウエハとして知られるように、融液からの結晶引き上げ法で得られる高品質なバルク結晶から大量に生産できる、高品質でかつ安価な結晶基板である。

【0004】しかし、格子定数の不整合や熱膨張係数の不整合のために、Si基板上には未だ高品質なGa N系結晶が成長し難い。転位などの結晶欠陥を多量に含んだ低品質のGa N系結晶からなる発光層では、強い光を発生させることができず、よってSi基板は高効率Ga N系発光素子用の基板としては用いられていない。またさらに、本発明者等がSi基板を用いてGa N系発光素子を実際に製作したところ、高品質なGa N系結晶が成長し難いという問題だけでなく、Ga N系結晶が発する緑色～紫外の短波長光がSi基板に吸収されるために、外部への光の取り出し量がさらに低くなっているということがわかった。

【0005】

【発明が解決しようとする課題】本発明の課題は、上記問題を解決し、Si基板を用いながらも、改善された発光強度を有するGa N系発光素子、およびその製造方法を提供することである。

【0006】

【課題を解決するための手段】本発明は以下の特徴を有するものである。

(1) Si基板上に、バッファ層を介してまたは直接的に、Ga N系結晶層からなる積層構造が形成され、該積層構造は、電流注入によって発光可能なように、p型層と、n型層と、これらの間に位置する発光層とを有し、Si基板の下面には開口が設けられ、該開口の内部には、バッファ層および／または積層構造が露出していることを特徴とする、Ga N系半導体発光素子。

【0007】(2) 上記開口の内部に露出しているバッファ層および／または積層構造が、凹凸を呈している、上記(1)記載のGa N系半導体発光素子。

【0008】(3) 当該Ga N系半導体発光素子が、出力光を積層構造の上方側から取り出すように用いられるものであって、上記開口の内部に露出しているバッファ

層および／または積層構造の露出面に、発光層からの光を上方へ反射する反射コーティングが設けられている、上記(1)または(2)記載のGaN系半導体発光素子。

【0009】(4) 当該GaN系半導体発光素子が、出力光を基板側から取り出すように用いられるものであって、上記積層構造には、発光層よりも上層側に、発光層からの光を下方へ反射する反射構造が設けられている、上記(1)または(2)記載のGaN系半導体発光素子。

【0010】(5) 上記開口の内部に露出しているバッファ層および／または積層構造の露出面に、発光層からの光が上方に反射することを抑制し通過させる反射防止膜が設けられている、上記(1)、(2)、(4)のいずれかに記載のGaN系半導体発光素子。

【0011】(6) 上記(1)～(5)のいずれかに記載のGaN系半導体発光素子を製造するための方法であって、Si基板上に、バッファ層を介してまたは直接的に、GaN系結晶層からなる上記積層構造を気相成長によって形成する工程と、該工程の後に、Si基板に、該基板の下面の側から開口を加工し、該開口内にバッファ層および／または積層構造を露出させる工程とを、有することを特徴とする、GaN系半導体発光素子の製造方法。

【0012】(7) Si基板上にバッファ層を介してまたは直接的に上記積層構造を形成するに際し、上記Si基板上面に凹凸を形成し、バッファ層を介してまたは直接的に、該凹凸を覆うようにGaN系結晶層を成長させることを特徴とする上記(6)記載の製造方法。

【0013】(8) 上記凹凸が、成長するGaN系結晶にとって $\langle 11-20 \rangle$ 方向または $\langle 1-100 \rangle$ 方向の凹溝を一定間隔で配置してなるストライプ状の凹凸である、上記(7)記載の製造方法。

【0014】本明細書で用いている「上層」、「下面」などの上下方向を示す語句は、Si基板を下側とみなすことによって、各層の位置関係や光の進行方向を明確に示して説明するためのものであって、素子構造の絶対的な上下方向を限定するものではなく、素子の実装方向（実装時の姿勢）を限定するものでもない。また、当該GaN系発光素子は、発光ダイオード(LED)、半導体レーザ(LD)などであってよい。積層構造中のp型層、n型層は、どちらが下側(Si基板側)であってもよいが、高品質な結晶を得やすいことなどの製造上の理由から、n型の層を下側とする態様が好ましい。以下の説明では、GaN系LEDを例として挙げ、積層構造中のp/nの上下位置関係はn型が下側である場合を例として挙げるが、これらの態様に限定するものではない。

【0015】

【発明の実施の形態】以下に、本発明によるGaN系発光素子の構成を、製造方法に言及しながら図を用いて説

明する。本発明によるGaN系発光素子は、図1(a)の素子構造の断面図、図1(b)の素子下面を見せた斜視図に示すように、Si基板1上にGaN系結晶層からなる積層構造Sを成長させてなる構造を有する。以下、Si基板を単に「基板」ともいう。積層構造Sは、p型層3と、n型層5と、これらの間に位置する発光層4とを有し、さらにn型電極(下部電極)P1、p型電極(上部電極)P2が設けられ、電流注入によって発光可能な発光素子構造となっている。Si基板1には開口mが設けられ、該開口の内部には、バッファ層及び／又は積層構造(図1の例ではバッファ層の下面)が露出する構成となっている。

【0016】上記構成とすることによって、発光層から下方へ発せられた光のうち、開口(切り欠き)mに達した光Lは、Si基板で吸収されることなく、開口を通過して外界に出て行くことが可能となり、発光出力が向上する。従って、基板側から光を取り出すべく基板を上側とする実装(所謂、フリップチップ実装、またはアップサイドダウン)によって、当該GaN系発光素子の有用性は顕著となる。また、後述するように、基板を下側とする実装(以下、「通常姿勢の実装」という)の場合であっても、開口によって露出した積層構造の界面を反射面として利用することによって、発光層から下方へ発せられた光を上方へ反射するように作用させることも可能であり、発光出力は向上する。残存するSi基板は、フリップチップ実装であれば発光層から発せられた光の一部の光の取出しを阻害する危惧が、また通常姿勢の実装であれば発光層から発せられた光の一部を吸収する危惧が若干はある。しかし、残存するSi基板と対向する部分にp電極を形成せず、Si基板が残存しない部分と対向する発光層部分を発光させることなどによってかかる危惧は容易に解消することができる。

【0017】p型層、n型層、発光層の位置関係など、発光素子を構成するための積層構造内の基本的な層の配置構成、各層に用いるGaN系材料の組合わせなどは限定されず、従来公知のGaN系発光素子の積層構造部分を参照してよい。ただし、Si基板は半導体であるから、図1(a)のn型電極P1のように、電極を基板に形成することが可能である。図1の例では、積層構造Sの構成は、下側から順に、GaN系n型コンタクト層3(n型クラッド層と兼用)、GaN系発光層4、GaN系p型コンタクト層6が気相成長によって積層されたものとなっている。コンタクト層やクラッド層などは、専用の層として設けてもよい。電極P1、P2は、電流注入が可能のように、基板を含めた素子構造全体のp型側、n型側に適宜設けてよい。

【0018】本発明でいう「GaN系半導体」または単に「GaN系」とは、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$, $x+y+z=1$) で示される化合物半導体であって、例えば、AlN、GaN、

AlGa_{0.3}N、InGa_{0.5}N、InGaAlNなどが重要な化合物として挙げられる。

【0019】積層構造における発光に係る構造は、ダブルヘテロ接合構造（クラッド層／発光層（活性層）／クラッド層）、量子井戸構造（単一量子井戸（SQW）構造、多重量子井戸（MQW）構造、SQW構造が積層されたものなどを含む）など、あらゆる発光可能な構造であってよい。MQW構造は、高出力、高効率の点で特に好ましい構造である。発光層の材料としては、Ga_{0.5}N（発光波長365nm）、InGa_{0.5}N（In組成、活性層・井戸層の幅の選択によって発光波長は制御できる）などが挙げられ、これにAl組成が加えられてもよい。

【0020】本発明に利用し得るSi基板は、六方晶系のGa_{0.5}N系結晶を成長させるためには、3回対称性を有した（111）面が好ましく用いられる。

【0021】Si基板上にGa_{0.5}N系結晶層からなる積層構造を成長させるに際しては、必要に応じてバッファ層を介在させてよい。好ましいバッファ層としては、Ga_{0.5}N系低温成長バッファ層およびGa_{0.5}N系高温成長バッファ層が挙げられ、Ga_{0.5}N低温成長バッファ層、Al_{0.5}N低温成長バッファ層、Al_{0.5}N／Ga_{0.5}N超格子構造の低温成長バッファ層、Al_{0.5}N高温成長バッファ層、Al_{0.5}N／Ga_{0.5}N超格子構造の高温成長バッファ層などが好ましいものとして挙げられる。Ga_{0.5}N系低温成長（高温成長）バッファ層の材料、形成方法、形成条件は、公知技術を参照すればよい。当該Ga_{0.5}N系発光素子をフリップチップ実装し、開口から光を取り出す場合、バッファ層を除去しないのであれば、該バッファ層の材料は、発光層のGa_{0.5}N系材料よりも大きいバンドギャップのものを選択するのが好ましい。

【0022】Si基板に設ける開口は、発光層から発せられた光を外界に通過させ得るものであればよい。ここでいう開口とは、図1に示すような、Si基板の下面中央部を除去して形成した穴の態様（Si基板の側面外周が途切れることなく残っている態様）だけでなく、図2（b）に示すような、Si基板の側面を一部除去した切り欠きのような態様を含むものである。

【0023】開口の形状、大きさ、配置パターンなどの態様は限定されないが、外界へ通過する光量をより多くすること、および、基板の機械的強度を損なわないことを考慮してこれら態様を決定することが好ましい。また、基板の下面に形成される電極（下部電極）は、基板の下面のうち、開口の残部に形成されることになる。下部電極のパターンは、電流経路や電流量に直接関係し、発光層での発光に大きな影響を与える。従って、開口の態様は、下部電極のパターンをも考慮して決定することが好ましい。

【0024】図2は、基板の下面（正方形のチップとされている）を見た図であって、開口にハッチングを施して該開口の態様を例示している。図2（a）は、開口を、

基板の下面中央の穴として形成した態様である。この態様は、開口が1つの大面積の通過口であり得ると共に、基板の機械的強度も確保され、好ましい態様である。開口形状は、素子分断されたベアチップの外周形状が通常方形であることから、同図のように方形状とすることが好ましいが、他の多角形、円形、楕円形など、任意の形状であってよい。また、図2（b）は、図2（a）の態様からさらに基板の側壁部を除去した態様であり、図2（c）は、開口を基板下面の中央には設けず、基板側部を切り欠いた態様を例示している。これらの態様は、電極面積は、図2（a）の態様に比べて小さいが、光が側方に広がりやすいという利点がある。

【0025】開口形状によって残された基板下面の形状は、図2（a）～（c）に示すような□型、U字型、H型の他、L型、X（または+）型、一型など、自由に設計してよいが、上記したように、光の通過口としての良否、基板としての機械的強度の良否、下部電極パターンとしての良否などを考慮することが好ましい。

【0026】開口の面積は、素子外形の規模によって求められる機械的強度も異なるが、例えば、基板下面の外形が、一般的な発光素子のチップ外形に見られる一辺3mm～200μm程度の場合には、該基板下面の面積の95%～25%程度を占めるような大きさが好ましい。より具体的な一例をあげると、図2（a）の態様では、基板下面の形状が1mm×1mmの方形の場合、開口形状は（0.9mm×0.9mm）～（0.8mm×0.8mm）程度の方形状が好ましい例である。

【0027】ここで、開口の形成方法、素子構造全体の加工手順などを中心として、本発明の製造方法を説明する。当該製造方法では、図3（a）に示すように、Si基板1上に、バッファ層を介してまたは直接的に、Ga_{0.5}N系結晶層からなる上記積層構造Sを気相成長によって形成し、該工程の後に、図3（b）に示すように、Si基板に、該基板の下面の側から開口mを加工し、該開口内にバッファ層および／または積層構造を露出させる。同図の例では、バッファ層の下面が露出している。電極の加工時期は限定されないが、基板下面の下部電極については、基板の下面全面に電極を形成した後に、開口を加工する手順が容易であり、開口内への電極の入り込みも抑制される。図3では、電極は図示していない。

【0028】開口の加工方法は限定されないが、開口パターンの加工精度の点から、フォトリソグラフィ技術を用いたエッチングが好ましい方法である。エッチング自体は、例えば、HCl等のガスを用いた気相エッチングや、リン酸、硫酸、KOH等のエッチング液を用いたウェットエッチング、Cl₂、BCl₃など気相－固相界面における化学的・物理的反応を利用したドライエッチングなどが挙げられる。Ga_{0.5}N系材料には影響を与えずSi基板だけを選択的にエッチングできるウェットエッチング方法は、開口深さを制御する必要

が無いので好ましい。一方、Si基板のみならず意図的にバッファ層や積層構造の最下層の一部までも除去してもよく、その場合には、両材料系に対して無差別的にエッチング可能な物理的エッチング性の強いドライエッチング方法を採用すればよい。

【0029】本発明では、Si基板上にGaN系結晶層からなる積層構造を気相成長させるに際し、図4、図5に模式的に示すように、Si基板1の表面に凹凸を形成し、該凹凸を覆うようにGaN系結晶層3を成長させて、該GaN系結晶層の転位密度を低減することを提案する。これによって、発光強度はさらに向上する。

【0030】GaN系結晶が凹凸を覆って成長するとは、後述するように、凹部を空洞として残すように覆う成長、凹部内にもGaN系結晶が成長し空洞が残らないように覆う成長、これらの中間的な成長のいずれであってもよい。Si基板上へのGaN系結晶成長にこのような成長手法を取り入れることによって、GaN系結晶の横方向（ラテラル）成長や、ファセット成長が可能になり、成長するGaN系結晶層の転位密度を有効に低減することができる。

【0031】凹凸のパターンは、ドット状の凹部（または凸部）が配列されたパターン、直線状または曲線状の凹溝（または凸尾根）が一定間隔・不定の間隔で配列されたストライプ状や同心円状のパターンなどが挙げられる。凸尾根が格子状に交差したパターンは、ドット状（角穴状）の凹部が規則的に配列されたパターンとみることができる。凹凸の断面形状は、矩形（台形を含む）波状が好ましいが、三角波状、サインカーブ状などであってもよい。

【0032】これら種々の凹凸態様の中でも、直線状の凹溝（または凸尾根）が一定間隔で配列された、ストライプ状の凹凸パターン（断面矩形波状）は、パターンの作製が容易でありながら、優れた転位密度低減効果を示すので好ましい。

【0033】凹凸パターンをストライプ状とする場合、そのストライプの長手方向は任意であってよいが、これを覆って成長するGaN系結晶にとって〈11-20〉方向（以下、特に断らない限り、結晶方位は全て成長するGaN系結晶自体に関する方位である）とした場合、横方向成長が抑制され、{1-101}面などの斜めファセットが形成され易くなる。この結果、図4（a）に示すように、凹部底面、凸部上面に、三角形断面を呈するGaN系結晶3aを成長させることができる。2はバッファ層である。GaN系結晶をいったん三角形断面を呈するように成長させた時点で、成長温度を上昇させるなど成長条件を変えることによって、図4（b）に示すように、上面が平坦化された結晶層3へと成長させることができる。この一連の操作によって、図4（a）の結晶内にあった転位（C軸方向に伝播する）は、ファセット面（三角形の斜面）で横方向に曲げられ、GaN系結

晶層3の上面には転位密度の低い領域が生じ、発光層での高出力化に寄与する。以下、この成長法を「凹凸ファセット成長法」と呼ぶ。

【0034】凹凸ファセット成長法を実施した後、図4（c）に示すように、Siだけを選択的に除去し得るエッチングにて基板の下面側から開口mを加工すると、開口内には、バッファ層2がGaN系結晶層3と共に凹凸（基板上面の凹凸を反転させたもの）を呈して現われることになる。図4（c）の例では、開口内に現われた凹凸の表面はバッファ層2であって、一部にGaN系結晶層3が露出しているが、最初の基板凹凸へのバッファ層の形成状態によっては、開口内にバッファ層だけが露出する場合もある。また、バッファ層を介さない成長では、当然にGaN系結晶層3だけが凹凸を呈して露出する。従って、これらの露出態様から、「開口の内部には、バッファ層および／または積層構造が露出している」と言うことができる。開口内に露出したバッファ層は、エッチングによって除去してもよい。

【0035】一方、基板表面の凹凸パターンをストライプ状とし、そのストライプの長手方向を〈1-100〉方向とした場合、図5（a）に示すように、GaN系結晶3aは、先ず、専ら凸部の上部から成長を開始し、ラテラル（横）方向（C軸に垂直な方向）に高速成長し、図5（b）に示すように、凹部を空洞として残した状態でGaN系結晶層3となる。該結晶層のうち凹部を覆う部位には、転位が伝播せず、高品質な部分が含まれる。以下、この成長法を「凹凸ラテラル成長法」と呼ぶ。

【0036】ただし、ストライプの長手方向を〈1-100〉方向にした場合であっても、ファセット面が形成されやすい成長条件を選ぶ事により〈11-20〉方向の場合と同様の効果を得ることができる。また、凹凸の幅や段差の取り方によっては、凹部の内部にもGaN系結晶が成長し、十分な空洞が残らない場合もある。

【0037】凹凸ラテラル成長法を実施した後、図5（c）に示すように、Siだけを選択的に除去し得るエッチングにて基板の下面側から開口mを加工すると、図4（c）の場合と同様、開口内には、バッファ層2がGaN系結晶層3と共に現われることになる。この場合、上記の凹凸ファセット成長法の場合のような顕著な凹凸にはならないが、基板の凹凸上への成長段階において凹部内にGaN系結晶が少しは入り込むために、多少の凹凸を呈することになる。

【0038】以上のように、Si基板の凹凸面への結晶成長によって、GaN系結晶の転位密度が低減され、リーク電流の抑制、発光効率の向上など、転位密度低減自体の効果によって発光素子の電氣的・光学的特性がより改善される。また、この場合に重要な点は、開口による光吸収低減効果、基板凹凸による転位密度の低減効果という個々の効果のみならず、開口加工によって凹凸面を露出させた結果、光取出し効率が著しく向上する効果が

ある。即ち、通常実装の場合は、界面が空気層（或いは反射防止膜、樹脂）と接するため反射率が向上する。また、全反射角の制限でLEDチップから脱出できなかった光が、凹凸の効果で光の進行方向がランダム化され、LEDチップの外部に取出され易くなる。フリップチップ実装の場合は、光の取出し面が凹凸上になるため、上記全反射角の制限が緩み、光取出し効率が向上する。

【0039】凹凸の断面を矩形波状とする場合の好ましい寸法は次のとおりである。凹溝の幅は、 $1\mu\text{m}\sim 20\mu\text{m}$ 、特に $2\mu\text{m}\sim 5\mu\text{m}$ が好ましい。凸部の幅は、 $1\mu\text{m}\sim 20\mu\text{m}$ 、特に $2\mu\text{m}\sim 5\mu\text{m}$ が好ましい。凹凸の振幅（凹溝の深さ）は、凹部、凸部の内、広い方の20%以上の深さを確保することが好ましい。

【0040】凹凸の加工方法としては、例えば、通常のフォトリソグラフィ技術を用いて、目的の凹凸の態様に応じてパターン化し、RIE技術等を使ってエッチング加工を施して目的の凹凸を得る方法などが例示される。

【0041】GaN系結晶層の成長方法としては、HVPE法、MOVPE法、MBE法などが挙げられる。厚膜を作製する場合はHVPE法が好ましいが、薄膜を形成する場合はMOVPE法やMBE法が好ましい。

【0042】当該GaN系発光素子を通常姿勢の実装用として光を上方側から取り出す場合には、図6(a)に示すように、開口内に露出したバッファ層および／または積層構造の表面に反射コーティングR1を施し、開口によって露出した界面を反射面として利用する態様が好ましい。これによって、発光層から下方に向かった光L1は、効率よく上方に反射され、素子としての出力がより向上する。

【0043】反射コーティングは、発光層から発せられた光を反射させ得るものであればよく、例えば、 $\text{SiO}_2/\text{TiO}_2$ 誘電体多層膜が挙げられる。また、反射コーティングの形成方法は、電子ビーム加熱真空蒸着法など、公知技術を参照してもよい。

【0044】また、当該GaN系発光素子をフリップチップ実装用として出力光を基板側から取り出す場合には、発光層から上方に向かった光を下方へ反射する反射構造を設ける態様が好ましい。反射構造としては、図6(b)に示すように、上部電極P2を高反射特性を有するように形成し反射鏡として用いる態様や、積層構造内の発光層よりも上層側に多層のGaN系結晶層からなるブラッグ反射層構造を設ける態様などが挙げられる。またさらに、上記開口内に露出したGaN系結晶層等の表面に反射防止膜Q1を形成し、外部への光取り出し率をより高めてもよい。これらの態様によって、発光層から上方に向かった光L1は下方に反射され、さらに、開口内露出面での反射が抑制され、出力がより向上する。

【0045】上記反射防止膜としては、当該発光素子をエポキシ樹脂で封止する態様の場合、発光波長(λ_p)でのp型GaNコンタクト層の屈折率を n_g 、エポキシ

樹脂の屈折率を n_R とすると、実効屈折率 n が n_g と n_R の相乗平均となる材料からなり、かつ $t=\lambda_p/4n$ なる厚みの薄膜が好ましい。しかし、上記実効屈折率 n に近い屈折率の材料で、上記厚み t に近い厚みの膜を形成すれば反射防止効果は十分得られる。また、反射防止膜の形成方法は、公知技術を参照してもよい。

【0046】

【実施例】実施例1

本実施例では、フリップチップ実装用の発光素子として、図2(a)に示す開口形状、図4(c)に示す開口断面形状を有するGaN系発光素子を形成した。Si(111)基板の面にフォトレジストによるストライプ状のパターニング（幅 $3\mu\text{m}$ 、周期 $6\mu\text{m}$ 、ストライプ方位：ストライプの長手方向が、その上に成長するGaN結晶にとって $\langle 11-20 \rangle$ 方向）を行い、 $1.5\mu\text{m}$ の深さまで断面方形となるよう湿式エッチングし、表面がストライプ状パターンの凹凸となったSi基板を得た。

【0047】フォトレジストを除去後、MOVPE装置に基板を装着し、水素雰囲気下で 1100°C まで昇温し、サーマルクリーニングを行った。温度を 350°C まで下げ、III族原料としてトリメチルアルミニウム（以下TMA）を、N原料としてアンモニアを流し、厚さ 50nm のAlN低温成長バッファ層を成長させた。

【0048】続いて温度を 1000°C に昇温し、原料としてトリメチルガリウムとアンモニアを流し、n型GaNコンタクト層、n型AlGaInクラッド層を成長させた。結晶は、基板凸部の上面、凹部の底面から、断面三角形でファセット面を含む尾根状の結晶（ファセット構造）として発生した。ファセット構造を経由して凹部が空洞として残らないようにかつ上面が平坦となるように成長させた。

【0049】続いて、InGaN井戸層／GaN障壁層からなるMQW構造、p型AlGaInクラッド層、p型GaNコンタクト層を順に形成し、発光波長 400nm の紫外線LED用エビ基板とした。

【0050】続いて、Si基板を適正な厚み（ $50\mu\text{m}\sim 100\mu\text{m}$ 程度）まで研磨し、Si基板底面にはn型電極を、p型GaNコンタクト層表面にはp型電極（反射コーティングと兼用）を形成した。

【0051】さらに、Si基板をエッチングして開口（内寸： $200\mu\text{m}\times 200\mu\text{m}$ ）を形成し、該開口内に露出したAlN低温成長バッファ層の表面に反射防止膜Q1を形成し、素子分離を行い、ベアチップ状態のLED素子とした。

【0052】（評価）上記で得られたLED素子をフリップチップ実装し、エポキシ樹脂で封止し、 20mA 通電にて波長 400nm での出力および駆動電圧を測定したところ、それぞれ 18mW および 3.8V であった。

【0053】また、上記と同じ条件で成長させたGaN

系LEDのn型Ga_{0.9}N層上面をカソードルミネッセンスで観察し、転位密度を測定したところ、 $2 \times 10^8 \text{ cm}^{-2}$ であった。

【0054】実施例2

本実施例では、通常実装用の素子とすべく、p型Ga_{0.9}Nコンタクト層表面には透明p型電極（反射防止膜と兼用）を形成し、開口内に露出したAlN低温成長バッファ層の表面に反射コーティングを形成したこと以外は、上記実施例1と同様にして、Ga_{0.9}N系LEDを実際に製作した。実施例1と同様の条件でLEDを評価したところ、出力は16mW、駆動電圧は3.8Vであった。

【0055】比較例1

本比較例では、Si基板の表面に凹凸を設けずに、上記実施例1と同様のGa_{0.9}N系結晶からなる素子構造を成長させて、フリップチップ実装用のGa_{0.9}N系発光素子を製作した。また、基板の下面には開口を設けず、基板の下面全面に透明電極を形成した。実施例1と同様の条件でLEDを評価したところ、駆動電圧は3.8Vであったが、出力は5mWと低く、また、n型Ga_{0.9}N層上面の転位密度は $1 \times 10^9 \text{ cm}^{-2}$ であった。

【0056】

【発明の効果】以上のように、Si基板に開口を設け、さらこれに組合わせてGa_{0.9}N系結晶の転位密度を低減させたことによって、Si基板を用いる場合でも、より高出力のGa_{0.9}N系半導体発光素子を提供することができるようになる。

【図面の簡単な説明】

【図1】本発明によるGa_{0.9}N系半導体発光素子の構造例を示す模式図であり、(a)は素子構造の断面図、(b)は素子下面を見せた斜視図である。

【図2】本発明によるGa_{0.9}N系半導体発光素子における基板の下面（正方形のチップとしている）を見た図であって、開口にハッチングを施して該開口の態様を例示している。

【図3】本発明によるGa_{0.9}N系半導体発光素子の製造方法の一例を模式的に示す断面図である。

【図4】本発明によるGa_{0.9}N系半導体発光素子の製造方法において、凹凸ファセット成長法によってGa_{0.9}N系結晶層を成長させる場合の構造を模式的に示す断面図である。

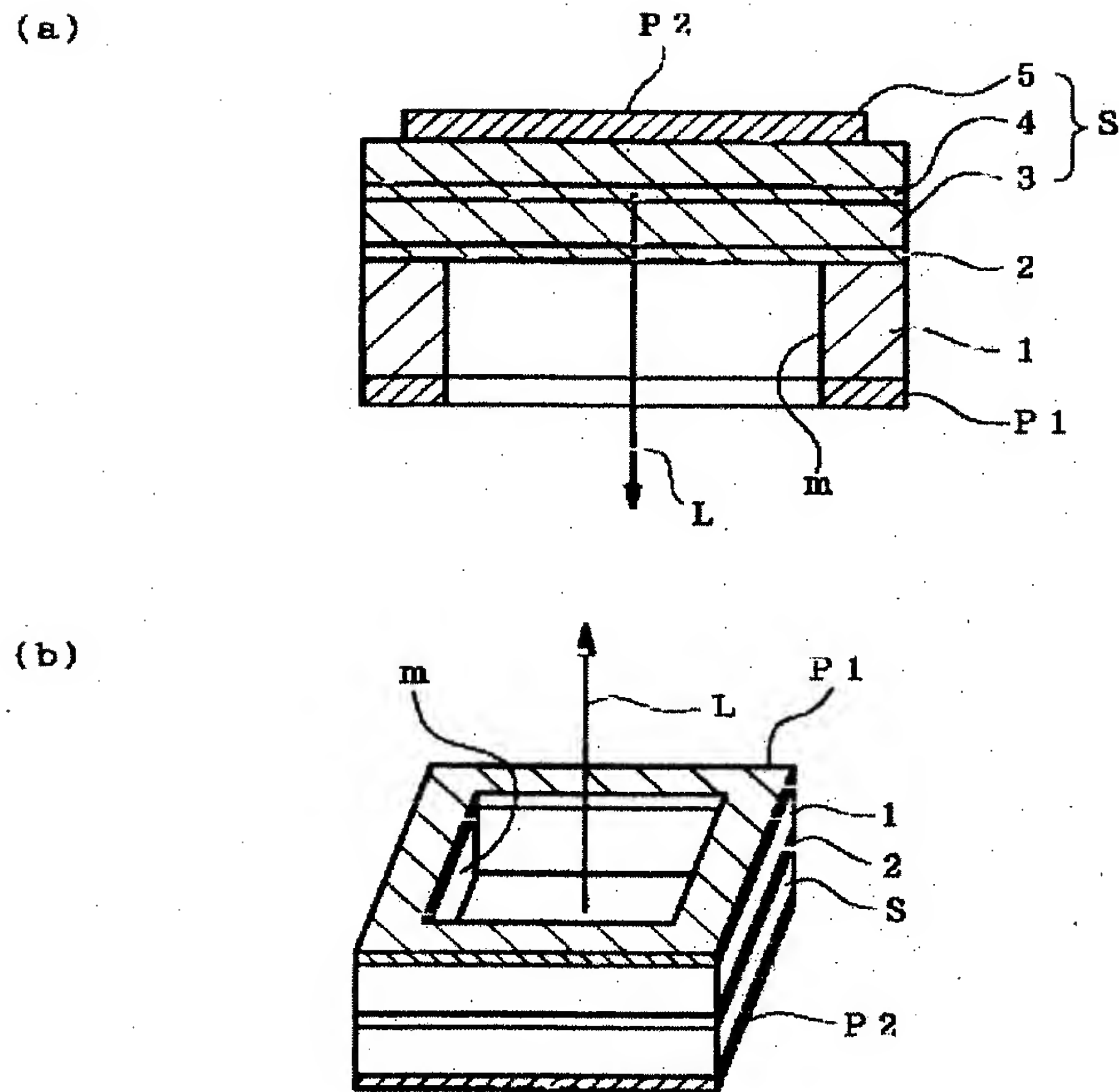
【図5】本発明によるGa_{0.9}N系半導体発光素子の製造方法において、凹凸ラテラル成長法によってGa_{0.9}N系結晶層を成長させる場合の構造を模式的に示す断面図である。

【図6】本発明によるGa_{0.9}N系半導体発光素子の別の構造例を模式的に示す断面図である。

【符号の説明】

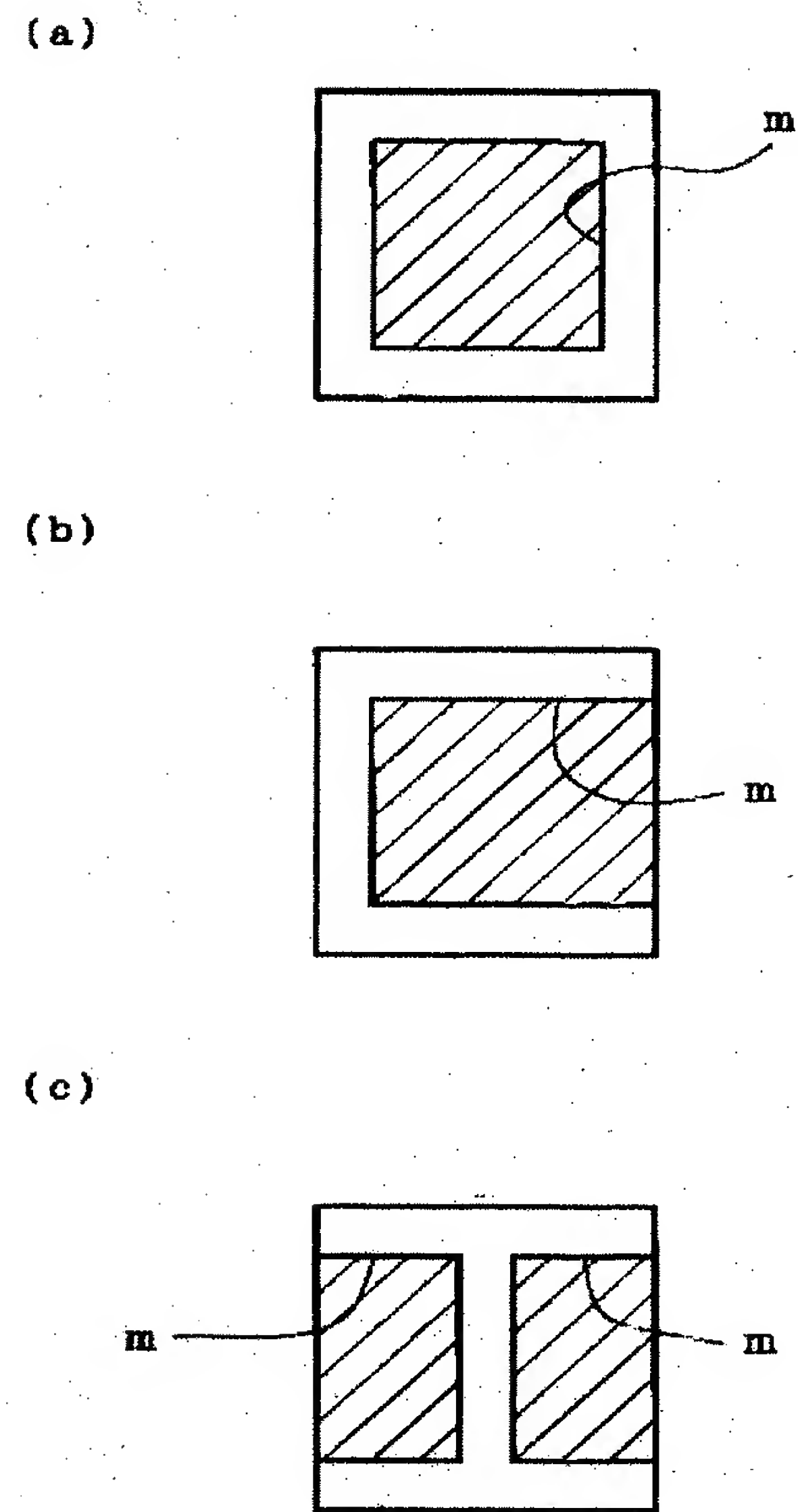
- 1 Si基板
- 2 バッファ層
- S Ga_{0.9}N系結晶層からなる積層構造
- P1 電極
- P2 電極
- m 開口

【図1】

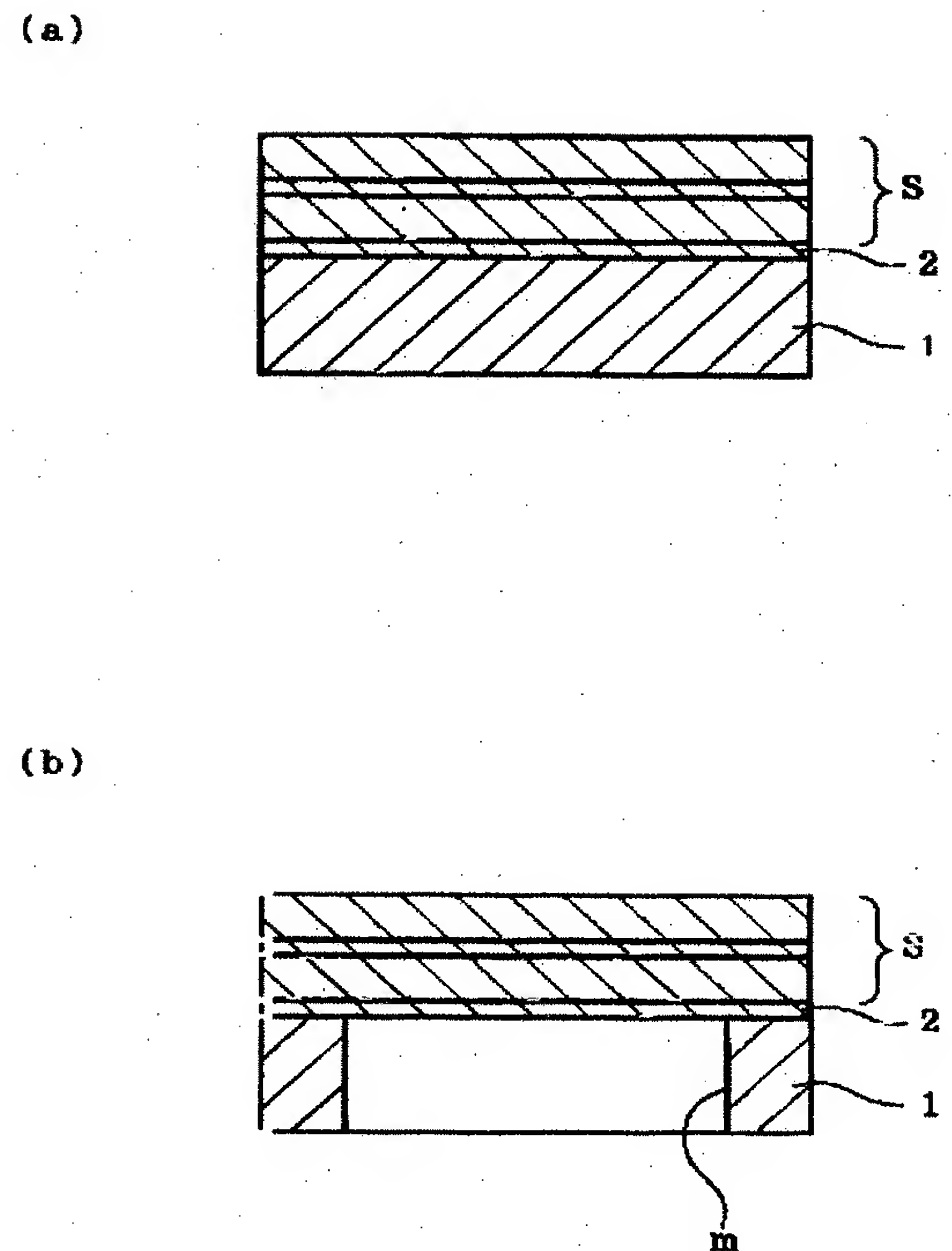


- 1 Si基板
- 2 バッファ層
- S GaN系結晶層からなる積層構造
- P1 電極
- P2 電極
- m 開口

【図2】

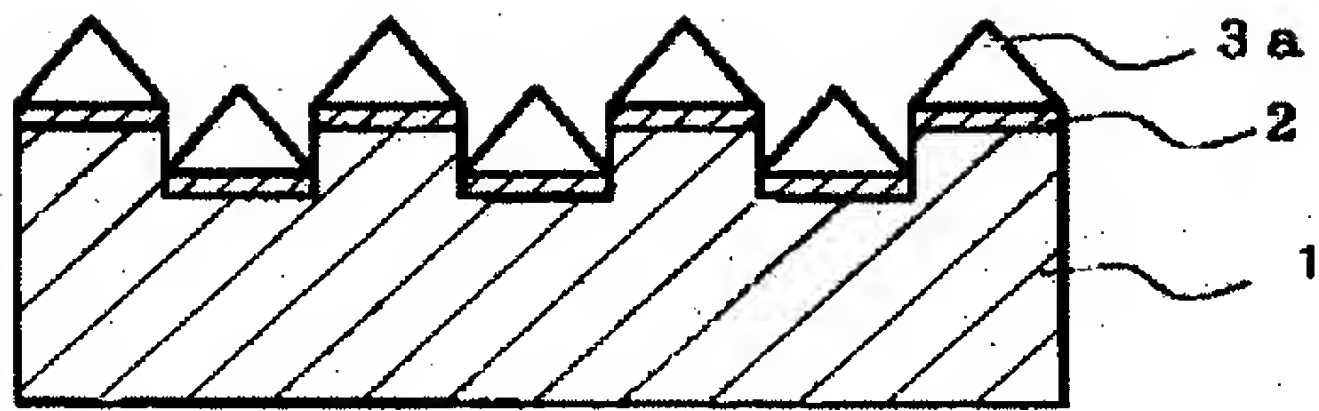


【図3】

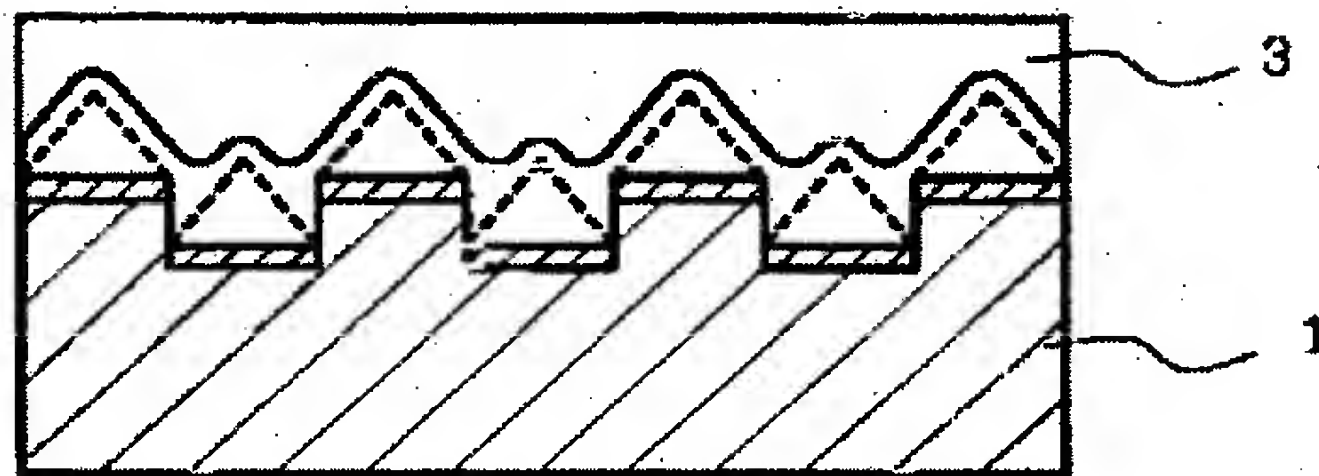


【図4】

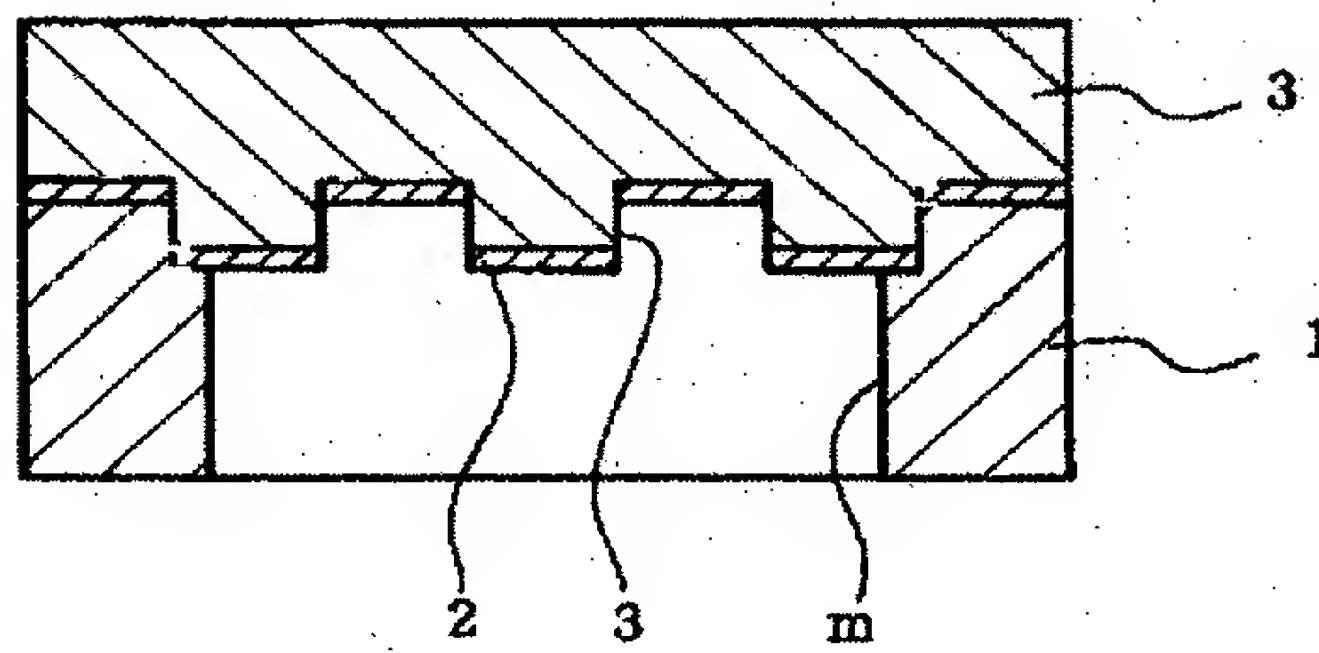
(a)



(b)

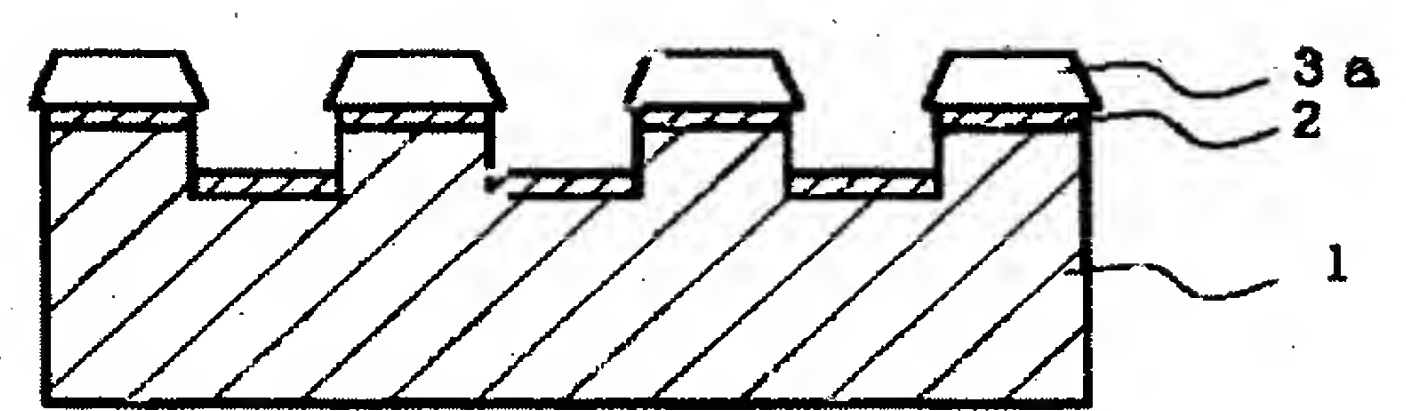


(c)

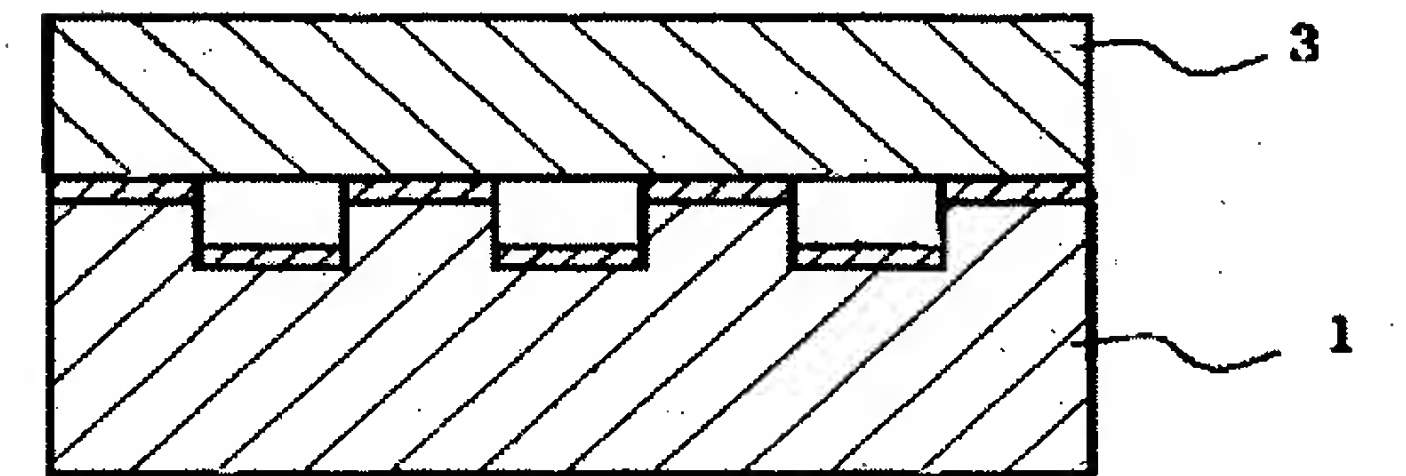


【図5】

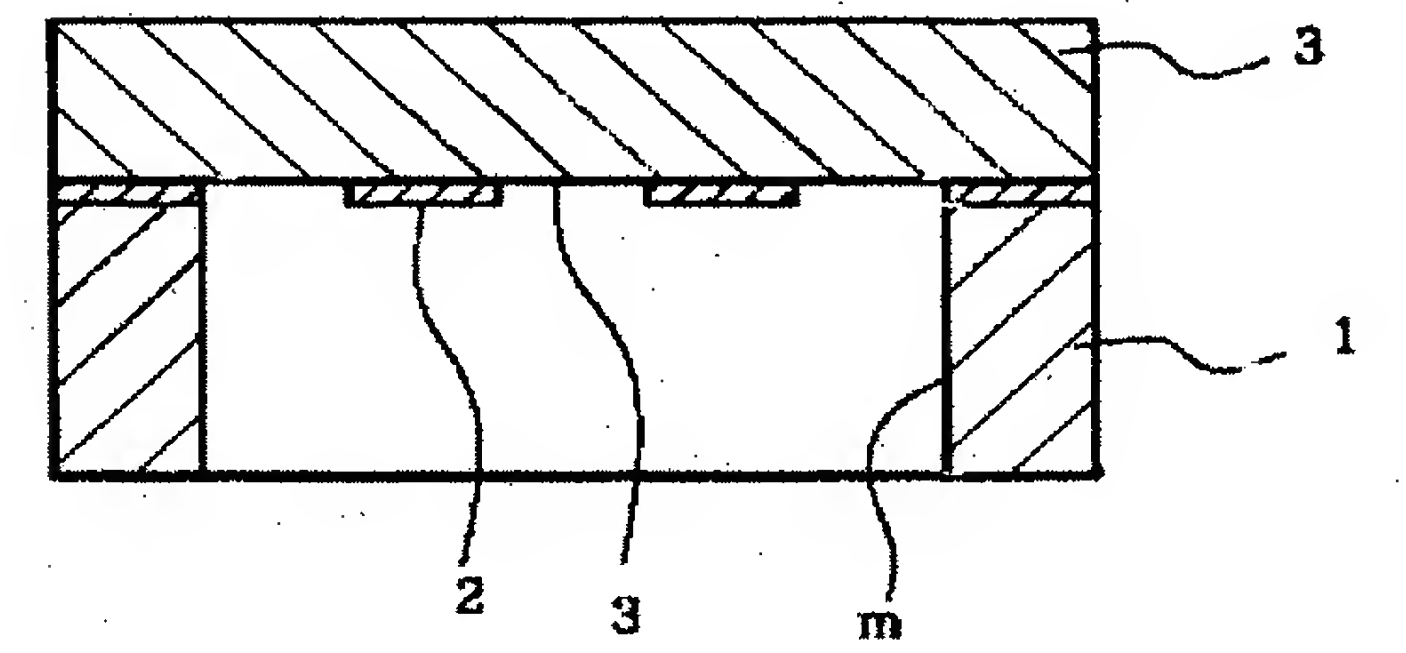
(a)



(b)

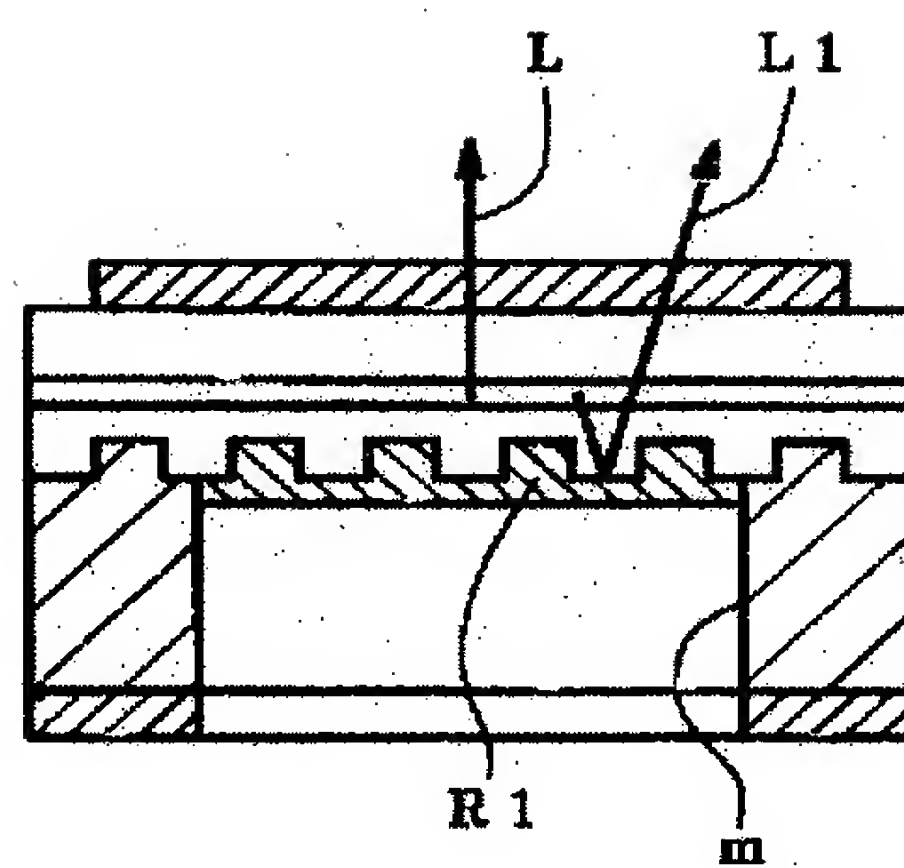


(c)



【図6】

(a)



(b)

